

14.08.00

日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

1999年 8月23日

2000 03 OCT 2000

WIPO

PCT

出 願 番 号

Application Number:

平成11年特許願第234884号

出 願 人

Applicant(s):

日本板硝子株式会社

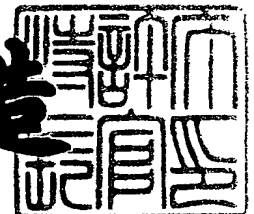
E K U

PRIORITY
DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

2000年 9月18日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2000-3073483

【書類名】 特許願

【整理番号】 P99013

【提出日】 平成11年 8月23日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 33/00

【発明者】

 【住所又は居所】 大阪府大阪市中央区道修町 3 丁目 5 番 1 1 号 日本板硝子株式会社内

 【氏名】 駒場 信幸

【特許出願人】

 【識別番号】 000004008

 【氏名又は名称】 日本板硝子株式会社

【代理人】

 【識別番号】 100086645

 【弁理士】

 【氏名又は名称】 岩佐 義幸

 【電話番号】 03-3861-9711

【手数料の表示】

 【予納台帳番号】 000435

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 9113607

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 発光サイリスタおよび自己走査型発光装置

【特許請求の範囲】

【請求項 1】

G a A s 基板上的 G a A s バッファ層の上に、第 1 導電形および第 2 導電形の A l G a A s 層が交互に 4 層積層された発光サイリスタにおいて、

前記 G a A s バッファ層の直上の A l G a A s 層は、A l の組成が上方に向かって階段状に大きくなるように変化していることを特徴とする発光サイリスタ。

【請求項 2】

前記 G a A s バッファ層の直上の A l G a A s 層の最上層内に、量子井戸層または歪み超格子構造が挿入されたことを特徴とする請求項 1 記載の発光サイリスタ。

【請求項 3】

G a A s 基板上的 G a A s バッファ層の上に、第 1 導電形および第 2 導電形の l G a A s 層が交互に 4 層積層された発光サイリスタにおいて、

前記 G a A s バッファ層の直上の A l G a A s 層は、A l の組成が上方に向かって連続的に大きくなるように変化していることを特徴とする発光サイリスタ。

【請求項 4】

前記 G a A s バッファ層の直上の A l G a A s 層内に、量子井戸層または歪み超格子構造が挿入されたことを特徴とする請求項 3 記載の発光サイリスタ。

【請求項 5】

G a A s 基板上的 G a A s バッファ層の上に、第 1 導電形および第 2 導電形の A l G a A s 層が交互に 4 層積層された発光サイリスタにおいて、

前記 G a A s バッファ層と直上の A l G a A s 層との間に、または前記直上の A l G a A s 層内に量子井戸層または歪み超格子構造が挿入されたことを特徴とする発光サイリスタ。

【請求項 6】

発光サイリスタを複数個配列し、各発光サイリスタのゲート電極をその近傍に位置する少なくとも 1 つの発光サイリスタのゲート電極に、電気抵抗または電気

的に一方向性を有する電気素子を介して接続し、各発光サイリスタのアノード電極に、外部から電圧を印加する複数本の配線を接続させた自己走査型発光装置において、

前記発光サイリスタは、請求項の 1 ～ 5 のいずれかに記載されている発光サイリスタであることを特徴とする自己走査型発光装置。

【請求項 7】

サイリスタを複数個配列し、各サイリスタのゲート電極をその近傍に位置する少なくとも 1 つのサイリスタのゲート電極に、電気抵抗または電氣的に一方向性を有する電気素子を介して接続するとともに、各サイリスタのゲート電極に電源ラインを電氣的手段を用いて接続し、かつ各サイリスタのアノード電極にクロックラインを接続して形成した自己走査型スイッチ素子アレイと、

発光サイリスタを複数個配列した発光素子アレイとからなり、

前記発光素子アレイを構成する発光サイリスタの各ゲート電極を、前記自己走査型スイッチ素子アレイを構成するサイリスタのゲート電極と電氣的手段にて接続し、各発光サイリスタのアノード電極に発光のための電流を印加するラインを設けた自己走査型発光装置において、

前記発光サイリスタは、請求項 1 ～ 5 のいずれかに記載されている発光サイリスタであることを特徴とする自己走査型発光装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、発光サイリスタ、およびこのような発光サイリスタを用いた自己走査型発光装置に関する。

【0002】

【従来の技術】

面発光の発光サイリスタを用いた自己走査型発光装置は、本出願人に係る特開平 2 - 1 4 5 8 4 号公報に開示されており、また端面発光の発光サイリスタは、本出願人に係る特開平 9 - 8 5 9 8 5 号公報に開示されている。

【0003】

面発光サイリスタも端面発光サイリスタも、基本構造は同じであり、例えばGaAs基板上のGaAsバッファ層に連続してAlGaAs層（Al組成例えば0.35）を結晶成長している。

【0004】

図1は、発光サイリスタの基本構造を示す概略断面図である。図1において、10はp形のGaAs基板であり、この基板上に、p形GaAsバッファ層12、p形AlGaAs層14、n形AlGaAs層16、p形AlGaAs層18、n形AlGaAs層20が順次積層されている。AlGaAs層20上には、カソード電極22が、AlGaAs層18上にはゲート電極24が、GaAs基板の裏面にはアノード電極26が設けられている。

【0005】

この例では、p形GaAs基板上にバッファ層を介してp形層、n形層、p形層、n形層の順で積層されているが、n形GaAs基板上に、バッファ層を介してn形層、p形層、n形層、p形層の順で積層される場合には、最上層の電極はアノード電極、最下部の電極はカソード電極となる。

【0006】

本発明者らは、このような構造の発光サイリスタをアレイ状に配列し、これらの発光サイリスタアレイ間に、適当な相互作用をもたせることによって、発光光の自己走査機能を実現できることを上記公開公報において開示し、光プリンタ用光源として実装上簡便となること、発光素子の配列ピッチが細かくできること、コンパクトな自己走査型発光装置を作製できること等を示した。

【0007】

【発明が解決しようとする課題】

以上のような構造の発光サイリスタにおいて、GaAs基板上のGaAsバッファ層と、このバッファ層上のAlGaAs層との界面では、Al組成が大きく変化する、例えばAl組成0からAl組成0.35に変化するので、格子定数の変化は小さいものの、この急激な変化により、この界面での格子の乱れ、あるいはエネルギーバンドの大きな変形が生じる。これにより、界面での格子不整合が大きくなり、転位が発生する。また界面でのエネルギーギャップ差が大きくなり

、接合によりエネルギーバンドの変形が大きくなる。

【0008】

以上のようなことから、GaAs 基板上に GaAs バッファ層を介在して AlGaAs を成長させて形成された発光サイリスタでは、GaAs 層と AlGaAs 層との界面で、格子不整合に伴う格子欠陥の誘発、また不明瞭な不純物準位の形成等により、例えばしきい電流値、保持電流の増加によりデバイス特性が劣化するという問題があった。またこれらの界面付近でのキャリアキラーとなる欠陥の発生により、外部量子効率が低下し発光光量が低下する問題点もあった。

【0009】

本発明の目的は、上述のようなことが原因となってデバイス特性の劣化を生じるおそれのない発光サイリスタを提供することにある。

【0010】

本発明の他の目的は、このような発光サイリスタを用いた自己走査型発光装置を提供することにある。

【0011】

【課題を解決するための手段】

本発明は、GaAs 基板上の GaAs バッファ層の上に、第1導電形および第2導電形の AlGaAs 層が交互に4層積層された発光サイリスタにおいて、前記 GaAs バッファ層の直上の AlGaAs 層は、Al の組成が階段状に大きくなるように変化しているか、あるいは、前記 GaAs バッファ層の直上の AlGaAs 層は、Al の組成が連続的に大きくなるように変化していることを特徴とする発光サイリスタである。

【0012】

このような発光サイリスタでは、Al 組成が徐々に変化しているので、GaAs バッファ層と AlGaAs 層との界面での格子不整合に伴う転位等の格子欠陥を低減することができ、また界面でのエネルギーバンドの極端な変形を緩和させることができる。

【0013】

Al 組成を徐々に変化させる上で、単一あるいは多重量子井戸もしくは、歪み

層を用いた歪み超格子構造などの挿入も効果があると考えられる。このとき高反射条件を満たすような量子井戸層、超格子層とすることにより、基板側への光が反射されるため、出射光量の向上も期待できる。

【0014】

また、Alの組成が階段状にあるいは連続的に変化しているAlGaAs層でミスフィット転位が発生するおそれがある場合には、ミスフィット転位の伝搬を停止させるために、AlGaAs層内に量子井戸層または歪み超格子構造を設けてもよい。

【0015】

また本発明によれば、発光サイリスタを発光素子として用いることにより、以下のような構造の自己走査型発光装置を実現できる。

【0016】

第1の構造は、発光サイリスタを複数個配列し、各発光サイリスタのゲート電極をその近傍に位置する少なくとも1つの発光サイリスタのゲート電極に、電気抵抗または電氣的に一方向性を有する電気素子を介して接続し、各発光サイリスタのアノード電極に、外部から電圧を印加する複数本の配線を接続させた自己走査型発光装置である。

【0017】

また第2の構造は、サイリスタを複数個配列し、各サイリスタのゲート電極をその近傍に位置する少なくとも1つのサイリスタのゲート電極に、電気抵抗または電氣的に一方向性を有する電気素子を介して接続するとともに、各サイリスタのゲート電極に電源ラインを電氣的手段を用いて接続し、かつ各サイリスタのアノード電極にクロックラインを接続して形成した自己走査型スイッチ素子アレイと、発光サイリスタを複数個配列した発光素子アレイとからなり、前記発光素子アレイを構成する発光サイリスタの各ゲート電極を、前記自己走査型スイッチ素子アレイを構成するサイリスタのゲート電極と電氣的手段にて接続し、各発光サイリスタのアノード電極に発光のための電流を印加するラインを設けた自己走査型発光装置である。

【0018】

このような構造の自己走査型発光装置によれば、外部発光効率が良く、かつ、高精細化、コンパクト化、低コスト化を図った発光装置を実現できる。

【0019】

【発明の実施の形態】

図2は、第1の実施例を示す図であり、GaAs基板上のGaAsバッファ層上に $Al_x Ga_{1-x} As$ を、Al組成 x を0 (GaAs) から徐々に0.35まで階段状に増加させながら、エピタキシャル成長させる状態を示している。なお、GaAs、AlGaAsの導電形(n形、p形)にかかわらず、エピタキシャル成長の方法は同じであるので、実施例では、導電形を区別することなく説明する。

【0020】

GaAs基板10上のGaAsバッファ層12の上に、Al原料の供給量を変えて、Al組成を0, 0.1, 0.2, 0.3, 0.35のように変化させながらAlGaAs層をエピタキシャル成長する。すなわち、Al組成が0.1のAlGaAs層30-1, Al組成が0.2のAlGaAs層30-2, Al組成が0.3のAlGaAs層30-3, Al組成が0.35のAlGaAs層30-4を順次、エピタキシャル成長する。

【0021】

このようにAl組成が階段状に増加された4つのAlGaAs層30-1, 30-2, 30-3, 30-4は、図1のAlGaAs層14に相当している。

【0022】

この場合、GaAsバッファ層12～AlGaAs層30-4までの全体の膜厚は、キャリアの閉じ込め効率により設定する。

【0023】

以後の工程は、図1の従来例と同じであり、Al組成が0.35以降のAlGaAs層を順次エピタキシャル成長する。

【0024】

図3は、第2の実施例を示す図であり、GaAs基板上のGaAsバッファ層上に $Al_x Ga_{1-x} As$ を、Al組成 x を0から0.35まで連続的に変化させ

ながらエピタキシャル成長する。このような A l 組成の変化は、エピタキシャル成長時に、A l と G a の供給量の少なくとも一方を連続的に変化させることにより実現される。

【0025】

このようにして、G a A s 基板 1 0 上の G a A s バッファ層 1 2 上に A l 組成が 0 から 0. 3 5 まで連続的に変化した A l G a A s 層 3 2 - 1 が形成され、引き続き A l 組成が 0. 3 5 の A l G a A s 層 3 2 - 2 が形成される。

【0026】

このように A l 組成が連続的に増加された 2 つの A l G a A s 層 3 2 - 1, 3 2 - 2 は、図 1 の A l G a A s 層 1 4 に相当している。

【0027】

この場合、G a A s バッファ層 1 2 ~ A l G a A s 層 3 2 - 2 までの全体の膜厚は、キャリアの閉じ込め効率により設定する。

【0028】

以後の工程は、図 1 の従来例と同じであり、A l 組成が 0. 3 5 以降の A l G a A s 層を順次エピタキシャル成長する。

【0029】

以上のような第 1 の実施例および第 2 の実施例におけるように、A l 組成を徐々に変化させることにより、G a A s バッファ層と A l G a A s 層との界面での格子不整合に伴う転位等の格子欠陥を低減することができ、また界面でのエネルギーバンドの極端な変形を緩和させることができる。これによりデバイス特性への影響を軽減させる。

【0030】

ウェハ上に作製した発光サイリスタは 1 素子ごとにカソード電極とゲート電極にマニュアルプローブのプローブを接触させ、アノード電極は基板裏面に接触させた金属板から取り出した。

【0031】

この発光サイリスタのしきい電流、保持電流、光出力をつぎのような方法で測定した。しきい電流はサイリスタの 3 端子に接触したプローブを図 4 のように結

線し、定電流源 I_k の出力を変化させ、カソード電圧 V_k とゲート電流 I_g を測定した。測定データの典型例を図 5 に示す。ゲート電流が反転する直前に最大となる電流を求め、これをしきい電流とした。一方、保持電流は同様に I_k を変化させながら、 V_k を測定して求めた。 $I_k - V_k$ 特性の典型例を図 6 に示す。保持電流は図のように明確な転移点として示されない場合もあり、カソード電圧が一定値（例えば 0.2V）を超える点として定義した。光出力はゲート電極を抵抗を介してアノード電極に接続し、 I_k を適当な値（例えば 13mA）に設定したときの光出力をフォトダイオードで測定した。光出力の絶対値は発光領域の面積やカソード電極のよる遮光の程度によって変化するため、同一構造、同一駆動電流の条件下で比較しなければならない。15～20 素子を測定し、得られたしきい電流は中間層がない場合に比べて平均で約 20% 減少し、保持電流は約 15% 減少した。光出力は平均で約 10% 増加した。

【0032】

図 7 は、第 3 の実施例を示す図であり、GaAs 基板 10 上の GaAs バッファ層 12 の上に、量子井戸層 34 を形成し、この量子井戸層 34 上に図 1 の従来構造と同様に、AlGaAs 層 14、AlGaAs 層 16…をエピタキシャル成長したものである。このような量子井戸層は、第 1 および第 2 の実施例の Al 組成が階段状に増加された AlGaAs 層および Al 組成が連続的に変化した AlGaAs 層と同様の働きをし、GaAs バッファ層と AlGaAs 層との界面での格子不整合に伴う転位等の格子欠陥を低減することができ、また界面でのエネルギーバンドの極端な変形を緩和させることができる。

【0033】

またこの場合、高反射条件を満たすような量子井戸層とすることにより、発光サイリスタが面発光のものは、GaAs 基板側へ向かう光が反射されるため、射出光量の向上も期待できる。

【0034】

本実施例における量子井戸層は、GaAs バッファ層 12 と AlGaAs 層 14 との界面ではなく、AlGaAs 層 14 内に設けてもよい。また、量子井戸層に代えて、歪み超格子構造を用いても同様の効果が得られる。

【 0 0 3 5 】

また、前述した第 1 および第 2 の実施例の A l G a A s 層を階段状あるいは連続的に変化した A l G a A s 層では、半導体界面での格子不整合に起因して発生するミスフィット転位が、この A l G a A s 層を伝搬して上層まで達し、サイリスタ特性に影響を与えるおそれがある。

【 0 0 3 6 】

このようなミスフィット転位の伝搬を低減かつ停止するようにした実施例を以下に説明する。

【 0 0 3 7 】

図 8 は、第 4 の実施例を示す図であり、図 2 の構造において、A l G a A s 層 3 0 - 4 内に量子井戸層または歪み超格子構造 3 6 を設けている。これにより、ミスフィット転位の伝搬を停止することができる。

【 0 0 3 8 】

図 9 は、第 5 の実施例を示す図であり、図 3 の構造において、A l G a A s 層 3 2 - 2 内に量子井戸層または歪み超格子構造 3 8 を設けている。これによりミスフィット転位の伝搬を停止することができる。

【 0 0 3 9 】

以上のような発光サイリスタを適用できる自己走査型発光装置の 3 つの基本構造について説明する。

【 0 0 4 0 】

図 1 0 は、自己走査型発光装置の第 1 の基本構造の等価回路図である。発光素子として、発光サイリスタ $T(-2) \sim T(+2)$ を用い、発光サイリスタ $T(-2) \sim T(+2)$ には、各々ゲート電極 $G_{-2} \sim G_{+2}$ が設けられている。各々のゲート電極には、負荷抵抗 R_L を介して電源電圧 V_{GK} が印加される。また、各々のゲート電極 $G_{-2} \sim G_{+2}$ は、相互作用を作るために抵抗 R_I を介して電氣的に接続されている。また、各単体発光サイリスタのアノード電極に、3 本の転送クロックライン ($\phi 1, \phi 2, \phi 3$) が、それぞれ 3 素子おきに（繰り返されるように）接続される。

【 0 0 4 1 】

動作を説明すると、まず転送クロック ϕ_3 がハイレベルとなり、発光サイリスタ $T(0)$ がオンしているとする。このとき 3 端子サイリスタの特性から、ゲート電極 G_0 は零ボルト近くまで引き下げられる。電源電圧 V_{GK} を仮に 5 ボルトとすると、負荷抵抗 R_L 、相互作用抵抗 R_I のネットワークから各発光サイリスタのゲート電圧が決まる。そして、発光サイリスタ $T(0)$ に近い素子のゲート電圧が最も低下し、以降順に $T(0)$ から離れるにしたがいゲート電圧は上昇していく。これは次のように表せる。

【0042】

$$V_{G0} < V_{G1} = V_{G-1} < V_{G2} = V_{G-2} \quad (1)$$

これらの電圧の差は、負荷抵抗 R_L 、相互作用抵抗 R_I の値を適当に選択することにより設定することができる。

【0043】

3 端子サイリスタのアノード側のターンオン電圧 V_{ON} は、ゲート電圧より拡散電位 V_{dif} だけ高い電圧となることが知られている。

【0044】

$$V_{ON} \doteq V_G + V_{dif} \quad (2)$$

したがって、アノードにかかる電圧をこのターンオン電圧 V_{ON} より高く設定すれば、その発光サイリスタはオンすることになる。

【0045】

さてこの発光サイリスタ $T(0)$ がオンしている状態で、次の転送クロックパルス ϕ_1 にハイレベル電圧 V_H を印加する。このクロックパルス ϕ_1 は発光サイリスタ $T(+1)$ と $T(-2)$ に同時に加わるが、ハイレベル電圧 V_H の値を次の範囲に設定すると、発光サイリスタ $T(+1)$ のみをオンさせることができる。

【0046】

$$V_{G-2} + V_{dif} > V_H > V_{G+1} + V_{dif} \quad (3)$$

これで発光サイリスタ $T(0)$ 、 $T(+1)$ が同時にオンしていることになる。そしてクロックパルス ϕ_3 のハイレベル電圧を切ると、発光サイリスタ $T(0)$ がオフとなりオン状態の転送ができたことになる。

【 0 0 4 7 】

このように、自己走査型発光装置では抵抗ネットワークで各発光サイリスタのゲート電極間を結ぶことにより、発光サイリスタに転送機能をもたせることが可能となる。上に述べたような原理から、転送クロック ϕ_1 , ϕ_2 , ϕ_3 のハイレベル電圧を順番に互いに少しずつ重なるように設定すれば、発光サイリスタのオン状態は順次転送されていく。すなわち、発光点が順次転送され、自己走査型発光素子アレイを実現することができる。

【 0 0 4 8 】

図 1 1 は、自己走査型発光装置の第 2 の基本構造の等価回路図である。この自己走査型発光装置は、発光サイリスタのゲート電極間の電氣的接続の方法としてダイオードを用いている。発光サイリスタ $T(-2) \sim T(+2)$ は、一列に並べられた構成となっている。 $G_{-2} \sim G_{+2}$ は、発光サイリスタ $T(-2) \sim T(+2)$ のそれぞれのゲート電極を表す。 R_L はゲート電極の負荷抵抗を表し、 $D_{-2} \sim D_{+2}$ は電氣的相互作用を行うダイオードを表す。また V_{GK} は電源電圧を表す。各単体発光サイリスタのアノード電極に、2本の転送クロックライン (ϕ_1 , ϕ_2) がそれぞれ 1 素子おきに接続される。

【 0 0 4 9 】

動作を説明する。まず転送クロック ϕ_2 がハイレベルとなり、発光サイリスタ $T(0)$ がオンしているとする。このとき 3 端子サイリスタの特性からゲート電極 G_0 は零ボルト近くまで引き下げられる。電源電圧 V_{GK} を仮に 5 ボルトとすると、抵抗 R_L , ダイオード $D_{-2} \sim D_{+2}$ のネットワークから各発光サイリスタのゲート電圧が決まる。そして発光サイリスタ $T(0)$ に近い素子のゲート電圧が最も低下し、以降順に $T(0)$ から離れるにしたがいゲート電圧は上昇していく。

【 0 0 5 0 】

しかしながら、ダイオード特性の一方向性、非対称性から、電圧を下げる効果は、 $T(0)$ の右方向にしか働かない。すなわちゲート電極 G_1 は G_0 に対し、ダイオードの順方向立ち上がり電圧 V_{dif} だけ高い電圧に設定され、ゲート電極 G_2 は G_1 に対し、さらにダイオードの順方向立ち上がり電圧 V_{dif} だけ高い電圧に設定される。一方、 $T(0)$ の左側のゲート電極 G_{-1} はダイオード D_{-1} が逆

バイアスになっているため電流が流れず、したがって電源電圧 V_{GK} と同電位となる。

【 0 0 5 1 】

次の転送クロックパルス ϕ_1 は、最近接の発光サイリスタ $T(1)$ 、 $T(-1)$ 、そして $T(3)$ および $T(-3)$ 等に印加されるが、これらのなかで、最もターンオン電圧の最も低い素子は $T(1)$ であり、 $T(1)$ のターンオン電圧は約 G_1 のゲート電圧 $+V_{dif}$ であるが、これは V_{dif} の約 2 倍である。次にターン電圧の低い素子は $T(3)$ であり、 V_{dif} の約 4 倍である。 $T(-1)$ と $T(-3)$ のオン電圧は、約 $V_{GK} + V_{dif}$ となる。

【 0 0 5 2 】

以上から、転送クロックパルスのハイレベル電圧を V_{dif} の約 2 倍から V_{dif} の約 4 倍の間に設定しておけば、発光サイリスタ $T(1)$ のみをオンさせることができ、転送動作を行うことができる。

【 0 0 5 3 】

図 1 2 は、自己走査型発光装置の第 3 の基本構造の等価回路図である。この自己走査型発光装置は、スイッチ素子 $T(-1) \sim T(2)$ 、書き込み用発光素子 $L(-1) \sim L(2)$ からなる。スイッチ素子部分の構成は、ダイオード接続を用いた例を示している。スイッチ素子のゲート電極 $G_{-1} \sim G_1$ は、書き込み用発光素子のゲートにも接続される。書き込み用発光素子のアノードには、書き込み信号 S_{in} が加えられている。

【 0 0 5 4 】

以下に、この自己走査型発光装置の動作を説明する。いま、転送素子 $T(0)$ がオン状態にあるとすると、ゲート電極 G_0 の電圧は、 V_{GK} (ここでは 5 ボルトと想定する) より低下し、ほぼ零ボルトとなる。したがって、書き込み信号 S_{in} の電圧が、 $p-n$ 接合の拡散電位 (約 1 ボルト) 以上であれば、発光素子 $L(0)$ を発光状態とすることができる。

【 0 0 5 5 】

これに対し、ゲート電極 G_{-1} は約 5 ボルトであり、ゲート電極 G_1 は約 1 ボルトとなる。したがって、発光素子 $L(-1)$ の書き込み電圧は約 6 ボルト、発光

素子 L (1) の書き込み電圧は約 2 ボルトとなる。これから、発光素子 L (0) のみに書き込める書き込み信号 S_{in} の電圧は、約 1 ~ 2 ボルトの範囲となる。発光素子 L (0) がオン、すなわち発光状態に入ると、書き込み信号 S_{in} ラインの電圧は約 1 ボルトに固定されてしまうので、他の発光素子が選択されてしまう、というエラーは防ぐことができる。

【 0 0 5 6 】

発光強度は書き込み信号 S_{in} に流す電流量で決められ、任意の強度にて画像書き込みが可能となる。また、発光状態を次の素子に転送するためには、書き込み信号 S_{in} ラインの電圧を一度零ボルトまでおとし、発光している素子をいったんオフにしておく必要がある。

【 0 0 5 7 】

このような発光サイリスタを集積した自己走査型発光装置についても、中間層を挿入した素子を作製した。素子作製方法は中間層の成長以外は従来と同様でよい。集積素子としては個々の発光サイリスタのしきい電流、保持電流は直接反映しないが、光出力は単体発光サイリスタ同様の改善を示した。

【 0 0 5 8 】

このような自己走査型発光装置の発光素子に本発明の発光サイリスタを用いて構成した自己走査型発光装置は、光プリントヘッドなどに応用可能である。光プリントヘッドに用いた場合、各発光素子の外部発光効率が向上しているので、高品質の印字を実現することができる。

【 0 0 5 9 】

【発明の効果】

本発明によれば、GaAs バッファ層上にエピタキシャル成長される AlGaAs の Al 組成を徐々に変えることにより急激な格子定数の変化を防ぐことができ、またエネルギーバンドの変形を抑えることができる。

【 0 0 6 0 】

したがって格子欠陥の発生を防ぎ、不明瞭な不純物準位を抑えるので、デバイス特性、例えばしきい電流、保持電流の低減ならびにキャリアキラー発生低減により発光光量の向上が期待できる。

【 0 0 6 1 】

また本発明によれば、発光サイリスタをアレイ化し自己走査機能も加えることにより、外部発光効率を高めた自己走査型発光装置を提供できる。

【図面の簡単な説明】

【図 1】

従来の発光サイリスタの概略断面図である。

【図 2】

本発明の第 1 の実施例を示す図である。

【図 3】

本発明の第 2 の実施例を示す図である。

【図 4】

発光サイリスタの特性評価回路を示す図である。

【図 5】

しきい電流の測定例を示すグラフである。

【図 6】

保持電流の測定例を示すグラフである。

【図 7】

本発明の第 3 の実施例を示す図である。

【図 8】

本発明の第 4 の実施例を示す図である。

【図 9】

本発明の第 5 の実施例を示す図である。

【図 1 0】

自己走査型発光装置の第 1 の基本構造の等価回路図である。

【図 1 1】

自己走査型発光装置の第 2 の基本構造の等価回路図である。

【図 1 2】

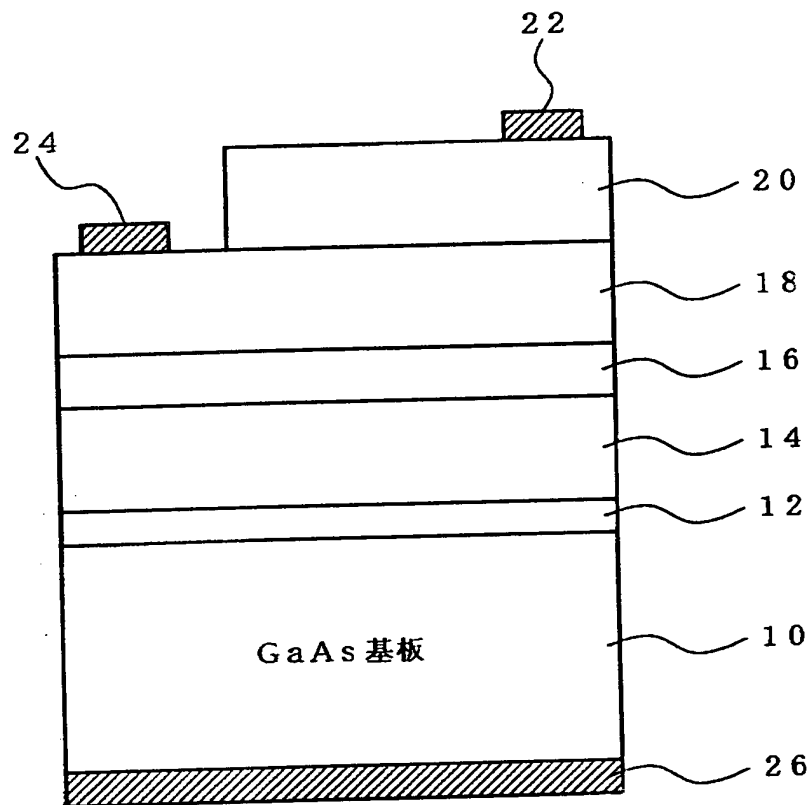
自己走査型発光装置の第 3 の基本構造の等価回路図である。

【符号の説明】

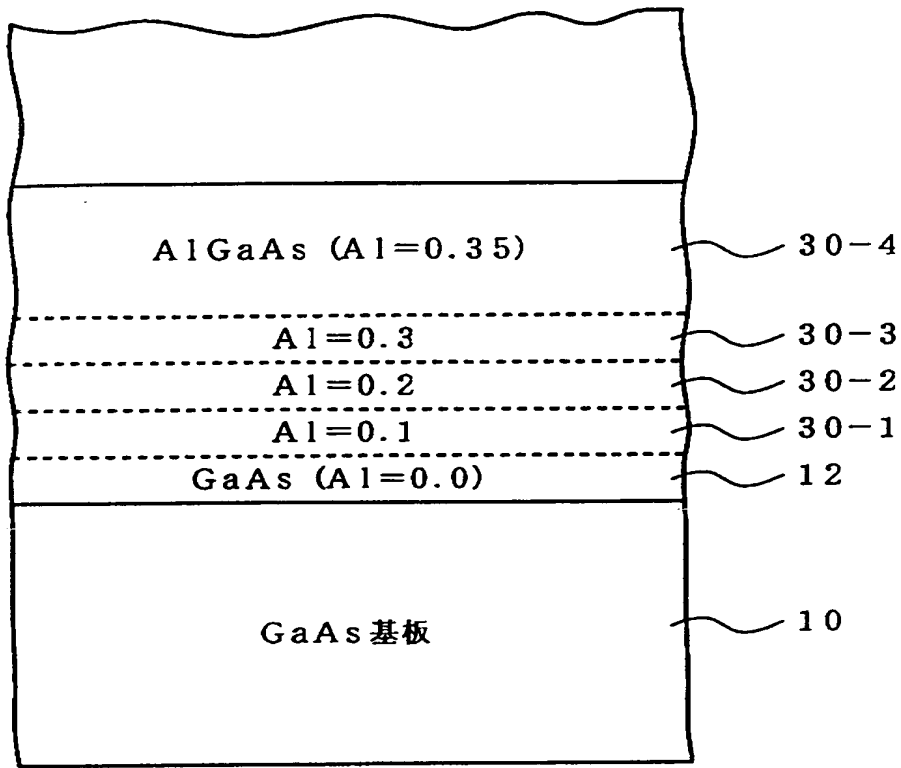
- 1 0 p 形 G a A s 基板
- 1 2 p 形 G a A s バッファ層
- 1 4 p 形 A l G a A s 層
- 1 6 n 形 A l G a A s 層
- 1 8 p 形 A l G a A s 層
- 2 0 n 形 A l G a A s 層
- 2 2 カソード電極
- 2 4 ゲート電極
- 2 6 アノード電極
- 3 0 - 1, 3 0 - 2, 3 0 - 3, 3 0 - 4 A l 組成が階段状に変化する A l
G a A s 層
- 3 2 - 1 A l 組成が連続的に変化する A l G a A s 層
- 3 4 量子井戸層
- 3 6, 3 8 量子井戸層または歪み超格子構造

【書類名】 図面

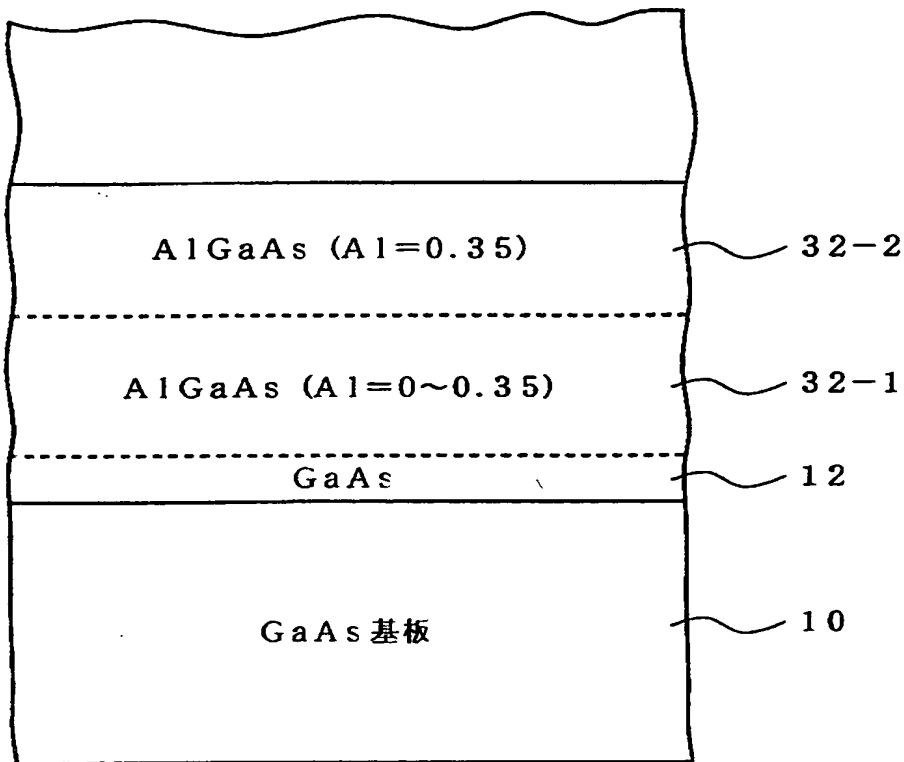
【図 1】



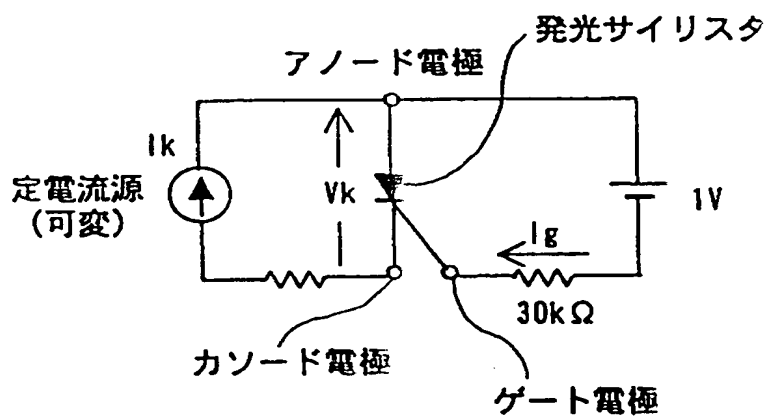
【图 2】



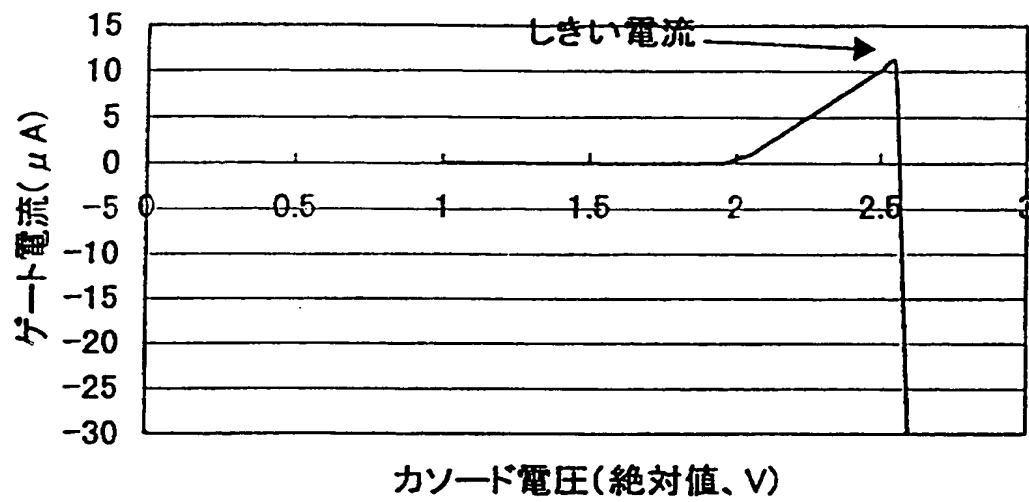
【図 3】



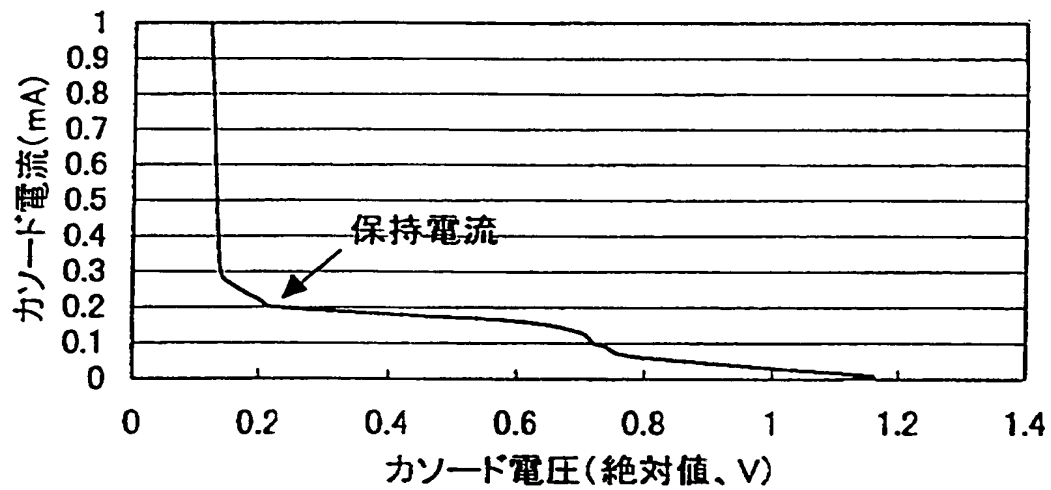
【図 4】



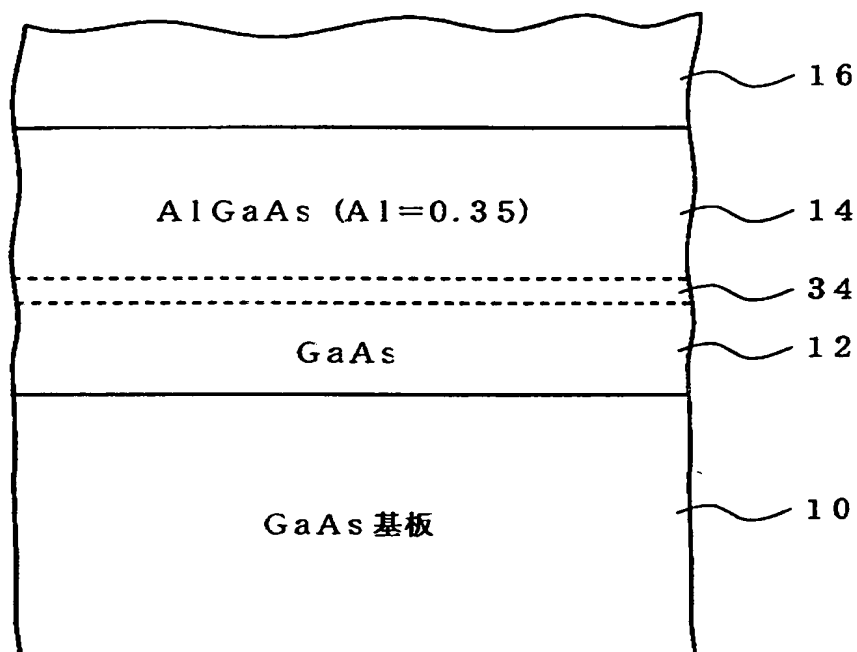
【図 5】



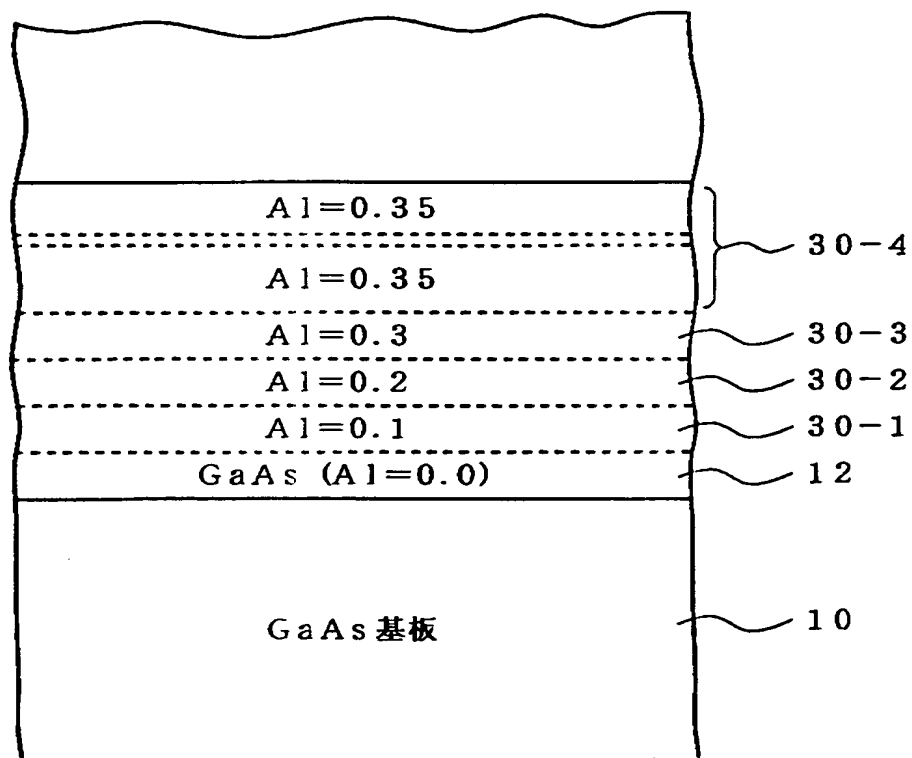
【図 6】



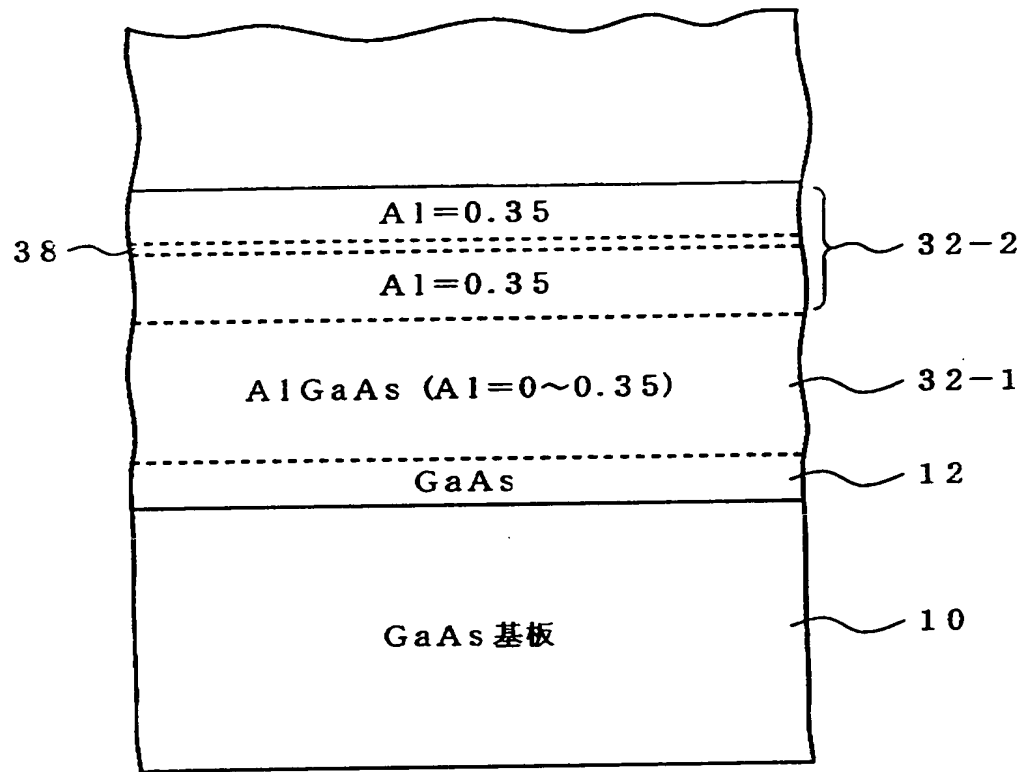
【図 7】



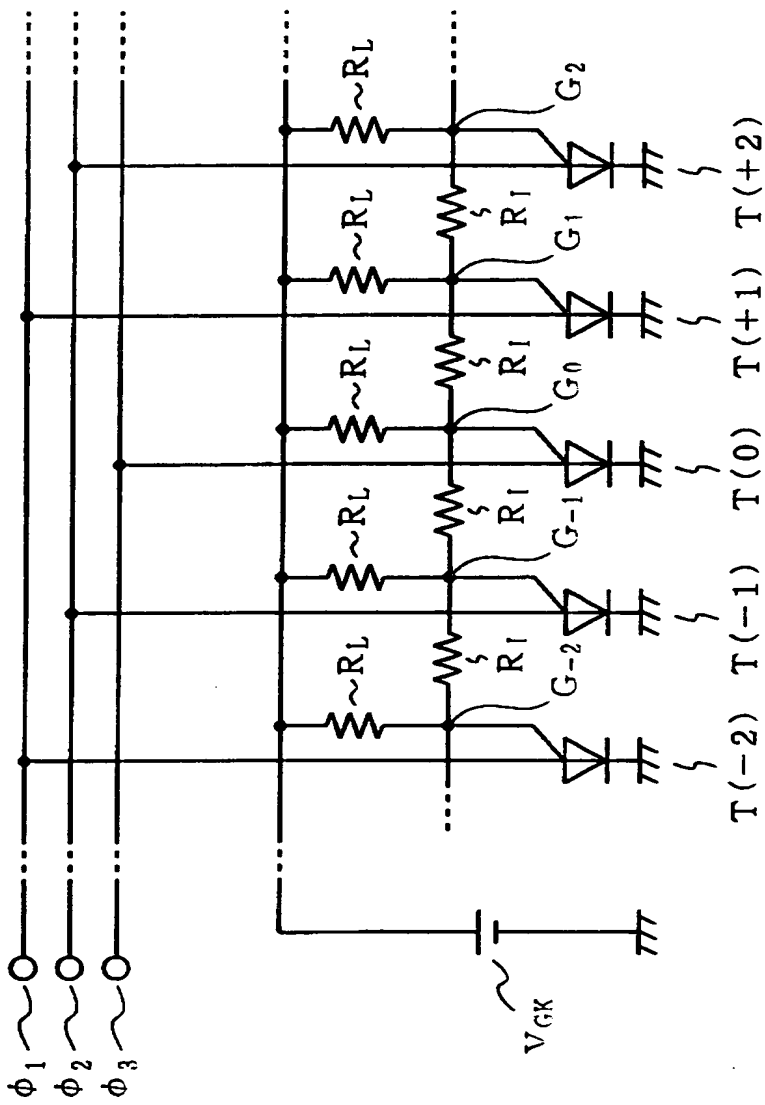
【図 8】



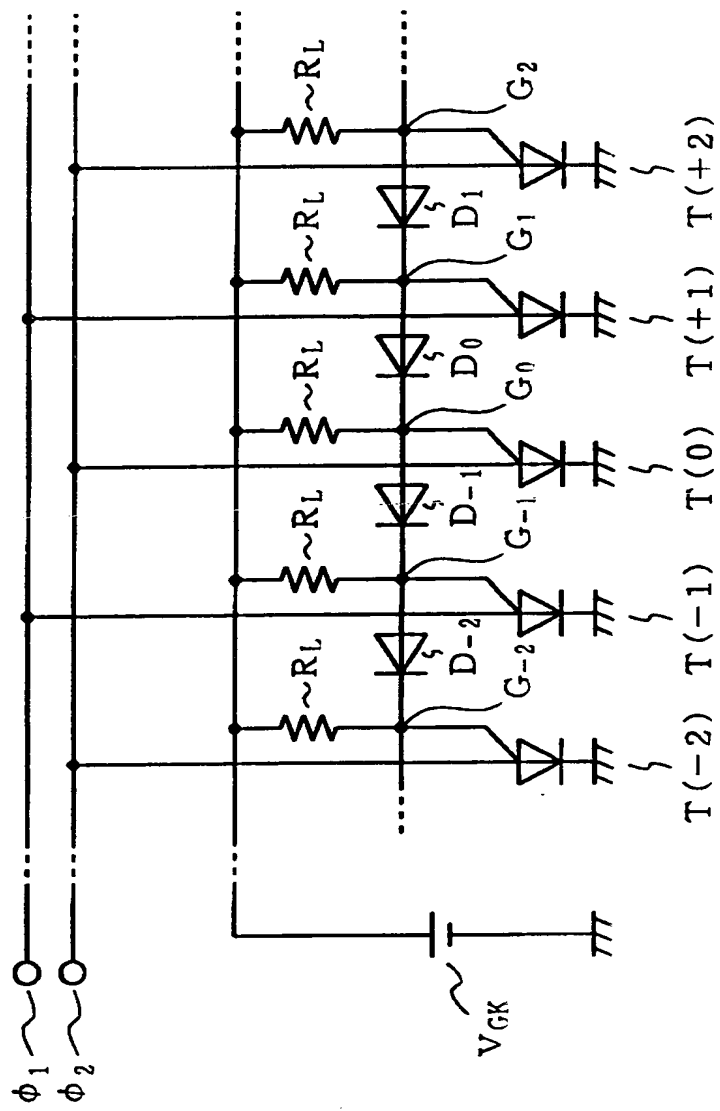
【図 9】



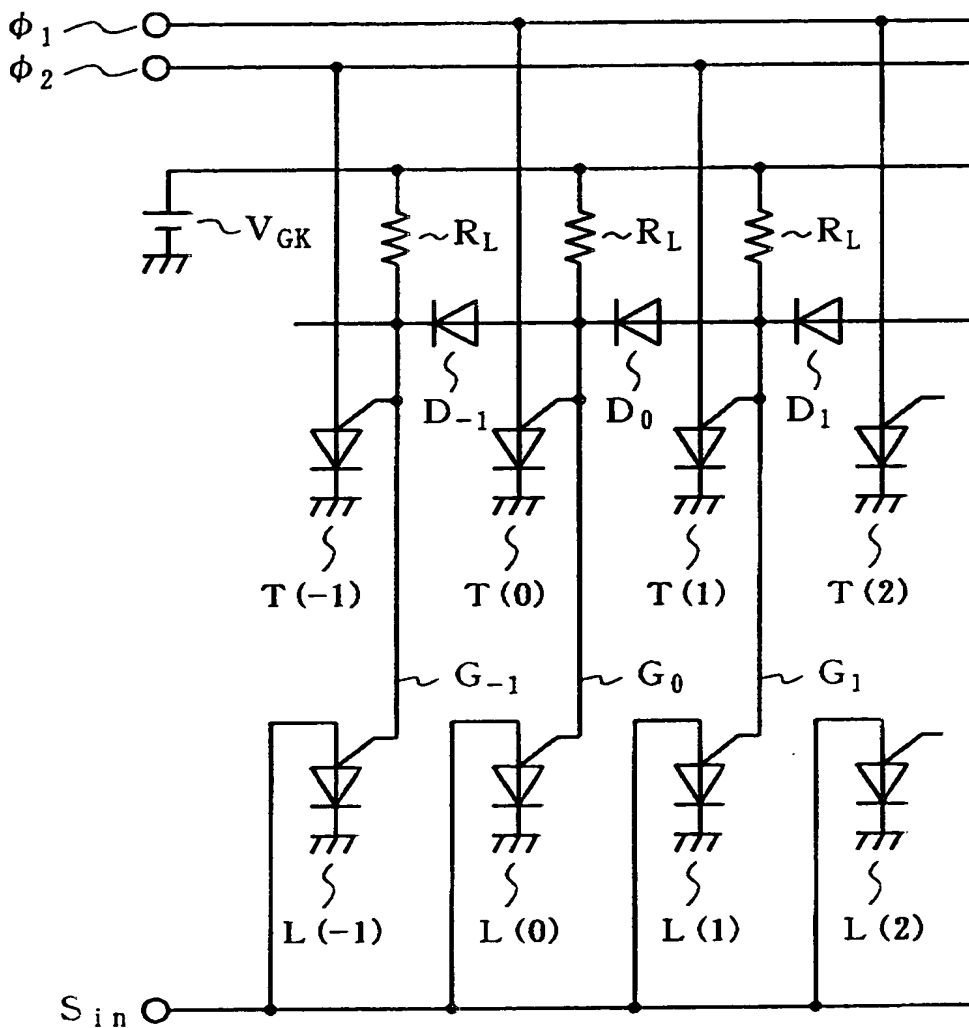
【図 1 0】



【図 1 1】



【図 12】



【書類名】 要約書

【要約】

【課題】 GaAs 基板上の GaAs バッファ層の上に、第 1 導電形および第 2 導電形の AlGaAs 層が交互に 4 層積層された発光サイリスタにおいて、格子不整合や不明瞭な不純物準位の形によるデバイス特性の劣化のおそれがないようにする。

【解決手段】 GaAs 基板 10 上の GaAs バッファ層 12 の上に、Al 組成を 0, 0.1, 0.2, 0.3, 0.35 のように変化させながら AlGaAs 層をエピタキシャル成長する。すなわち、Al 組成が 0.1 の AlGaAs 層 30-1, Al 組成が 0.2 の AlGaAs 層 30-2, Al 組成が 0.3 の AlGaAs 層 30-3, Al 組成が 0.35 の AlGaAs 層 30-4 を順次、エピタキシャル成長する。

【選択図】 図 2

出 願 人 履 歴 情 報

識別番号 [000004008]

1. 変更年月日 1990年 8月22日

[変更理由] 新規登録

住 所 大阪府大阪市中央区道修町3丁目5番11号
氏 名 日本板硝子株式会社